# E1 Rogite - Speider for gonze Sorter

Vir hale in Abolit C Speider glieder heme gelent, die imm 1 bit speiden hömm.

Non arbitel ma in du EDV ja meits mit Zable ods Fahr ards, valde dut en langs Bitmusto un 48.

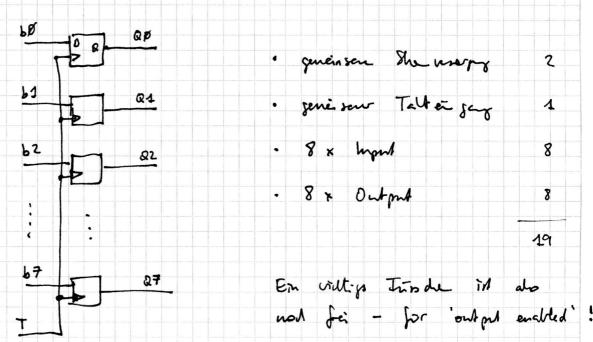
8, 16, 32 odv 64 bits dagestillt verden. Dies nemt me den "1 Vort".

Ein Bitwith we 8 bits heint and 1 Byte.

Pit 4 bit hout in dû Fell in 0 his 15 deslelle,

es in ja 255 = 28-1.

Où hom ir eu Talt er Byte abspire?



Alle Bandeine liefen in eine Compte system ihre Daten über die selber 8 (16, 32, 64, ...) Daten leitungen voite (sog. 'Octen bes it eine Bus brote un 8, 16, ... bt).

Es des aber inne me eine soleten pot, als definien, volde Pepl die Detenleituze bele solle. Vie wordt me recliries ma des ? This ma und hite jede Basteic ein Sachte ein bonne?

Es gett en faler. Non band Banteine, dû neh den
Intande 'high' he 'lou' on de Projonge not den
dite Intal '?' ~ 'hood olmij' heme, dû sint also
selber von Dater In ab hoppele home.
Ander graf : Non mens on Eingeng FE (findia endled)
oder EN (enabled) durch en Signal (neit lou) altir
dafir corpe, dans der Banter seine Dater of de Datenles
legt. No mens de Banteir do adroier.

Tedwhe adining: Kopie

Shoulord - Boutlein for 8 Git - Usitu: 74 HC 373 & 74 HC 374

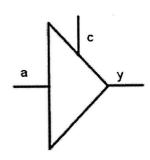
(Kopie)

ver sieht den Unterstüed? (Plante- resp. Papel gelenet ...)

# Tristate Ausgänge

#### **Definition:**

Als Tristate werden digitale Schaltungselemente bezeichnet, deren Ausgänge nicht wie üblich nur zwei (0 und 1), sondern zusätzlich noch einen dritten Zustand annehmen können, der mit "Z" oder auch mit hochohmig bezeichnet wird.



# Der hochohmige Zustand:

Im hochohmigen Zustand verhält sich das Bauteil als wäre es nicht verbunden und beeinflusst nicht die Ausgaben anderer Bauteile, die mit diesen parallel geschaltet sind. Stattdessen nimmt dieses Bauteil dieselbe Ausgangsspannung der aktiven anderen Bauteile an.

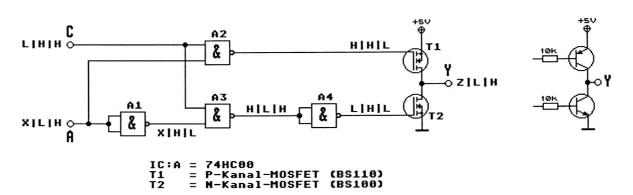
#### Wahrheitstabelle:

Das entscheidende an einem Tristat ist der Eingang c: Ist dieser auf low, so wird y hochohmig. Falls c aber high ist, übernimmt der Output die Werte von a.

In		Out		
a	С	у	c y	
Low	Low	Z	с у	
High	Low	Z	0 Z	-
Low	High	Low		
High	High	High	l II a	

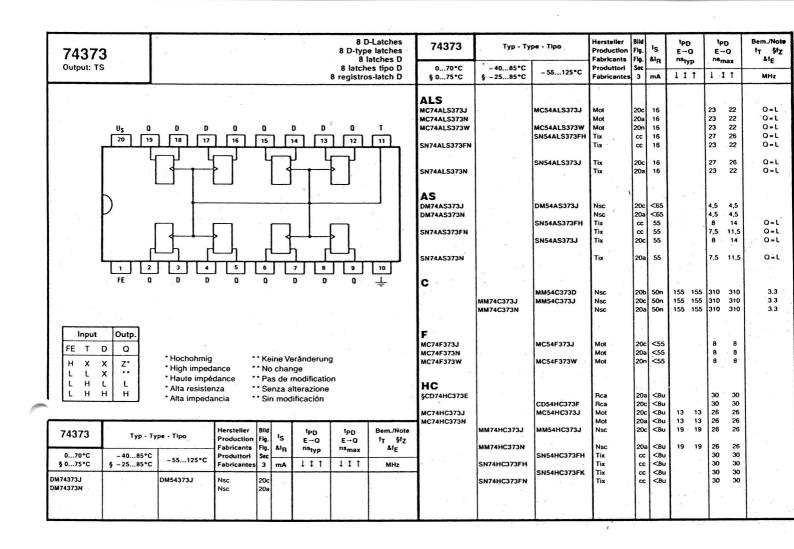
# Realisierung: und Funktion:

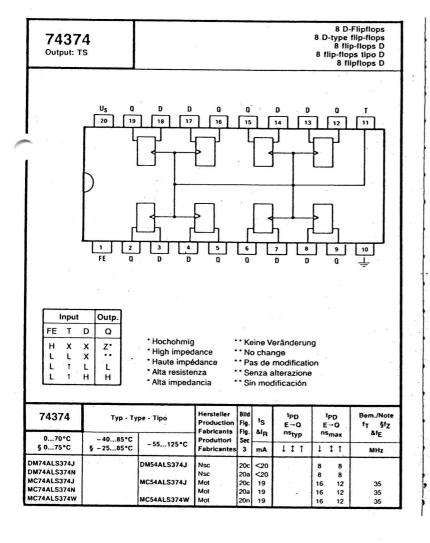
Ein Tristat Bauteil lässt sich zusammensetzen aus 2 NAND Bauteilen, 2 Invertern und 2 unterschiedlichen Mosfet-Transistoren. Wenn c auf low geschaltet ist haben wir den interessanten Fall, durch die unterschiedliche Dotierung der Transistoren, dass beide Mosfets sperren, was deshalb den hochohmigen Zustand bei y auslöst.



#### Vorteil:

Durch Tristate ist es möglich, die Ausgänge mehrerer Bauelemente zusammenzuschalten, ohne dass es zu Kurzschlüssen oder einer Überlagerung kommt.





74374	` Typ - Type - Tipo		Hersteller Production Fabricants	Bild Fig. Fig.	ls &lp	t <sub>PD</sub> E→0 ns <sub>typ</sub>		t <sub>PD</sub> E→0		
070°C § 075°C	-4085°C -55125°		Produttori Fabricantes	Sec	mA			ns <sub>max</sub>		
SN74ALS374FN		SN54ALS374FH	Tix Tix	cc	19 19	4		18 16	15 12	
SN74ALS374N		SN54ALS374J	Tix Tix	20c 20a	19 19			18 16	15 12	
AS										
DM74AS374J DM74AS374N		DM54AS374J SN54AS374FH	Nsc Nsc Tix	20c 20a	<88 <88			6	6	
SN74AS374FN		SN54AS374FH	Tix Tix	cc cc 20c	84 84 84	`		11,5 9 11,5	11 8 11	
SN74AS374N	9	5 S	Tix	20a	84	-11		9	8	
С	a)								45	
	MM74C374J	MM54C374D MM54C374J	Nsc Nsc	20b 20c	50n 50n	150 150	150 150	300 300	300 300	
	MM74C374N		Nsc	20a	50n	.150	150	300	300	
F MC74F374J	8	MC54F374J	Mot	20c	<86			10	10	
MC74F374N MC74F374W		MC54F374W	Mot Mot	20a 20n	<86			10	10 10	
нс	193				15					
§CD74HC374E		CD54HC374F	Rca . Rca	20a 20c		18 18	18 18			
MC74HC374J MC74HC374N		MC54HC374J	Mot Mot	20c 20a	<8u	15 15	15 15	31 31	31 31	
	MM74HC374J MM74HC374N	MM54HC374J	Nsc Nsc	20c 20a						
	SN74HC374FH	SN54HC374FH	Tix Tix	CC	<8u <8u			36 36	36 36	
100	SN74HC374FN	SN54HC374FK	Tix Tix	cc	<8u <8u			36 36	36 36	
2.	SN74HC374J	SN54HC374J	Tix Tix	20c 20c	<8u			36 36	36 36	
	SN74HC374N	2	Tix	20a	<8u			36	36	
* * 2		181 E P	Κ'							

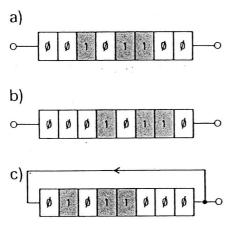


Bild G8-15
a) Darstellung eines rechtsschiebenden Registers; b) nach einem Taktimpuls; c) nach sechs weiteren Taktimpulsen

Ein Register besteht — ähnlich wie der Johnson-Zähler — aus einer Kette von Speicherzellen. Diese Speicherzellen dienen hier aber der zeitweiligen Aufnahme ganzer Bitmuster. In einem Computer gibt es eine ganze Reihe solcher Register. Sie sind zum Teil mit besonderen Namen, zum Teil mit Buchstaben bezeichnet. Sie heissen beispielsweise:

AkkumulatorB-RegisterBefehlsregisterC-RegisterIndexregisterD-RegisterAdressenregisterE-RegisterFlagregisterH-Register

Ein solches Register können wir uns am einfachsten als eine "Stange" von Speicherzellen vorstellen, in denen Nullen und Einsen abgelegt sind (Bild G8-15a). Im Augenblick soll es uns noch gleichgültig sein, wie diese Nullen und Einsen da hineingekommen sind.

## Die Schieberegister

Viele Register sind nun so ausgelegt, dass sich die Inhalte ihrer Speicherzellen von Stelle zu Stelle verschieben lassen. Man bezeichnet sie deshalb auch als Schieberegister. Der Schiebevorgang von Stelle zu Stelle wird jeweils durch einen Taktimpuls ausgelöst. Das Teilbild G8–15b zeigt das Register im Teilbild a nach einem weiteren Taktimpuls.

Wir haben dabei stillschweigend angenommen, dass die Verschiebung nach rechts stattfindet. Das ist auch meist der Fall, aber keine Bedingung. Es gibt also rechtsschiebende, linksschiebende und auch umschaltbare Register.

Ein Sonderfall tritt ein, wenn wir den Ausgang des Register mit seinem Eingang zu einem Ring verbinden wie im Teilbild c. Dieses rechtsschiebende Register können wir dann zum Beispiel benutzen, um auch eine Linksverschiebung zu bewirken. Das ist ganz einfach, da eine siebenmalige Rechtsverschiebung gleich einer einmaligen Linksverschiebung ist. Als Ergänzung brauchen wir dann natürlich auch einen Zähler, der uns die sieben Taktimpulse abzählt.

Im Bild G8-16 sehen Sie nun die Schaltung eines rechtsschiebenden Registers, das aus 4 Speichergliedern besteht. Es würde natürlich keine Schwierigkeiten machen, es auf 8 oder 16 Speicherglieder zu erweitern — wir müssten nur eine entsprechende Anzahl von Gliedern anhängen. Wie bereits beim Johnson-Zähler sind die Ausgänge der Speicherglieder jeweils mit den entsprechenden Eingängen der Nachbarglieder verbunden. Aber es besteht ein Unterschied: Der Ausgang des letzten Glieds ist nicht invertiert auf den Eingang des ersten zurückgeführt, sondern ohne Invertierung über die Gatter G2 und G1.

Das UND-Gatter G2 arbeitet als elektronischer Schalter. Ein  $\emptyset$ -Signal am Eingang U schaltet die Rückführung auf den Registereingang ab. Das ODER-Gatter G1 führt beide Eingangswege zusammen. Der Inverter G3 sorgt dafür, dass für FF1 ebenfalls  $K = \overline{J}$  wird, wie bei den anderen Speichergliedern auch.

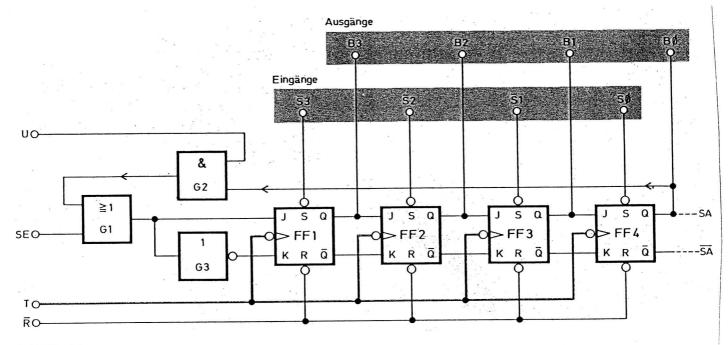


Bild G8-16 Vierstelliges Schieberegister mit seriellen und parallelen Ein- und Ausgängen

# Die Eingabe eines Bitmusters

Wenn wir nun ein Bitmuster in das Register eingeben wollen, dann kann das bei der Schaltung im Bild G8-16 auf zwei Arten geschehen:

#### 1. Serielle Eingabe

Die Bits müssen bei der seriellen Eingabe nacheinander am Eingang SE erscheinen. Jedes Bit muss mit einem Taktimpuls in das Register befördert werden. Zum "Laden" eines 8stelligen Registers benötigen wir also auch 8 Taktimpulse.

#### 2. Parallele Eingabe

Die Bits müssen bei der parallelen Eingabe gleichzeitig an den Eingängen  $\overline{S}\emptyset$  bis  $\overline{S}3$  erscheinen — hier allerdings in negierter Form, wobei kein Taktimpuls erforderlich ist. In der Praxis würde man diese Eingänge mit elektronischen Schaltern versehen, die ausserdem auch invertieren. Zuvor muss das Register natürlich stets mit einem Rückstellsignal  $(\overline{R})$  gelöscht werden.

#### Die Ausgabe eines Bitmusters

Für die Ausgabe eines Bitmusters bestehen — wie bei der Eingabe — die beiden folgenden Möglichkeiten im Bild G8-16:

## 1. Serielle Ausgabe

Mit Hilfe einer entsprechenden Anzahl von Taktimpulsen lässt sich das Bitmuster am Ausgang SA hinausschieben.

## 2. Parallele Ausgabe

Das Bitmuster lässt sich an den Ausgängen B $\emptyset$  bis B3, also an den Q-Ausgängen der Speicherglieder abnehmen. Auch hier würde man in der Praxis elektronische Schalter in die Ausgangsleitungen legen. Wir haben sie hier zur besseren Übersicht weggelassen.

# Ein Universal-Schieberegister

So wie das JK-MS-Speicherglied ein Universalspeicher ist, der praktisch für alle Aufgaben verwendbar ist, gibt es Universal-Schieberegister, die fast alle möglichen Eigenschaften vereinen. Die Herstellungskosten für einen solchen Baustein sind zwar zunächst höher als für eine einfachere, weniger aufwendige Ausführung. Doch lässt sich ein solches Register wegen seiner universellen Verwendbarkeit dann in viel grösseren und damit wieder kostensenkenden Stückzahlen herstellen.

Wir zeigen Ihnen im Bild G8-17 das Prinzip eines solchen Universal-Schieberegisters. Dieses Register unterscheidet sich von demjenigen im Bild G8-16 in folgenden Punkten:

- Es ist auch für Linksschieben eingerichtet.
- Für die Paralleleingabe ist ein Taktimpuls erforderlich.
- Es sind keine Setzeingänge vorhanden.

Während wir die Schaltung im Bild G8-16 noch aus einzelnen, bekannten Bausteinen zusammengesetzt haben, entspricht Bild G8-17 bereits einer Schaltung, die in einem einzigen integrierten Baustein zusammengefasst sein kann.

Zur besseren Übersicht haben wir im Bild G8-17 jeweils drei UND-Gatter mit einem ODER-Gatter zu einem Gatterblock zusammengefasst (GA bis GD).

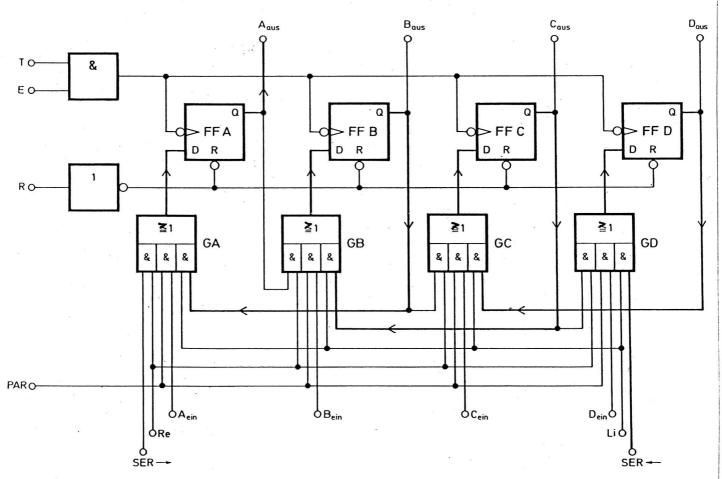


Bild **G8-17** 

Universal-Schieberegister; der Signalweg beim seriellen Linksschub ist rot ausgezogen (T = Takteingang, E = Entsperrung, R = Rücksetzeingang, PAR = Parallelbetrieb, SER → = Serieeingang für Rechtsschub, RE = Rechtsbetrieb, SER ← = Serieeingang für Linksschub, Li = Linksbetrieb)

Die Anschlüsse und ihre Bezeichnungen haben folgende Bedeutung:

T = Takteingang

E = Entsperrung (Bei E=Ø ist der Takteingang gesperrt)

R = Rücksetzeingang

PAR = Parallelbetrieb (Bei PAR=Ø sind die Paralleleingänge A<sub>ein</sub>

bis Dein gesperrt)

SER → = Serieeingang für Rechtsschub

e = Rechtsbetrieb (Bei Re=∅ ist der Eingang SER → gesperrt)

SER ← = Serieeingang für Linksschub

Li = Linksbetrieb (Bei Li=∅ ist der Eingang SER ← gesperrt)

Da der Signalweg beim seriellen Linksschub etwas verschlungen ist, haben wir ihn rot ausgezogen. Das Bitmuster wird dabei am Eingang SER ← eingespeist, wobei der Anschluss Li auf 1-Pegel, die Anschlüsse PAR und Re auf Ø-Pegel liegen müssen. Als Speicherglieder haben wir hier D-Doppelspeicher gezeichnet. Es liessen sich natürlich auch andere Speicherarten verwenden.

Gewöhnlich benötigt man in einer Schaltung nicht alle Funktionen eines universellen Schieberegisters. Es werden dann einfach nur diejenigen Anschlüsse benützt, die es für die gewünschte Funktion braucht. Es arbeitet dann also beispielsweise nur im Parallelbetrieb oder nur mit Rechtsschub. Entsprechende Anwendungsbeispiele werden Sie im nächsten Lehrbrief noch kennenlernen.

# Register

Ein Register besteht aus einer Kette von Speicherzellen, die zur zeitweiligen Aufnahme von Bitmustern dienen. Die Speicherzellen haben einen gemeinsamen Takteingang. Wenn sich das Bitmuster innerhalb des Registers verschieben lässt, sprechen wir von einem Schieberegister. Wir können die Register nach folgenden Merkmalen einteilen:

'Wortlange'

## 1. Allgemeine Merkmale

Kapazität (= Anzahl der Zellen: 4, 8, 16 usw.) Zulässige Taktgeschwindigkeit (in Baud oder Hz)

Takteingang. Die Steuerung kann erfolgen durch:

Taktpegel (Ø oder 1)

Taktflanke (steigend oder fallend)

#### 2. Dateneingang

Seriell (die Bits werden nacheinander eingegeben) Parallel (die Bits werden gleichzeitig eingegeben)

#### 3. Datenausgang

Seriell (Die Bits werden nacheinander ausgegeben) Parallel (Die Bits werden gleichzeitig ausgegeben)

#### 4. Schieberichtung

Von links nach rechts (Rechtsschieber) Von rechts nach links (Linksschieber)

Umschaltbar